

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-84290

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl.<sup>5</sup>

G11B 20/14

識別記号

351 A

庁内整理番号

8322-5D

F I

技術表示箇所

審査請求 未請求 請求項の数5(全13頁)

(21)出願番号 特願平4-233687

(22)出願日 平成4年(1992)9月1日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 下田 金保

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

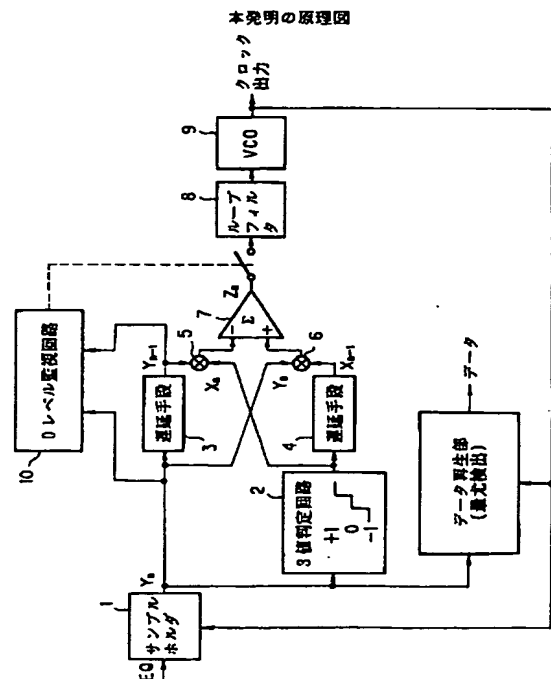
(74)代理人 弁理士 青木 朗 (外3名)

(54)【発明の名称】 磁気ディスク装置のクロック再生回路

(57)【要約】

【目的】 磁気ディスク装置のクロック再生回路に関し、この回路において擬似引き込みが発生せず、正確なクロック再生を可能にすることを目的とする。

【構成】 再生信号からサンプリング信号 $Y_n$ を作るサンプリングホルダ1と、信号 $Y_n$ の+1, 0, -1の判定信号 $X_n$ を作る3値判定回路2と、信号 $Y_n$ の遅延信号 $Y_{n-1}$ を作る遅延素子3と、信号 $X_n$ の遅延信号 $X_{n-1}$ を作る遅延素子4と、信号 $Y_{n-1}$ と信号 $X_n$ の積を演算する掛け算器5と、信号 $Y_n$ と信号 $X_{n-1}$ の積を演算する掛け算器6と、掛け算器5, 6からの積の差をとって位相誤差 $Z_n$ を検出する引き算器7と、位相誤差 $Z_n$ を平滑するループフィルタ8と、平滑後の位相誤差 $Z_n$ で周波数が制御される電圧制御発振器9と、信号 $Y_n$ と信号 $Y_{n-1}$ の0レベルを監視し、両者が同時に0レベルの時はフィルタ8への入力信号を遮断し、電圧制御発振器9を自走させる0レベル監視回路10とからクロック再生回路を構成する。



1

## 【特許請求の範囲】

【請求項1】 ゾーンビット記録方式でデータが記録された磁気ディスクから読み出された再生信号をサンプリングし、このサンプリング再生信号からデータおよびクロックを再生する磁気ディスク装置のクロック再生回路であって、

再生信号からサンプリング信号( $Y_n$ )を作るサンプルホルダ(1)と、

前記サンプリング信号( $Y_n$ )の+1, 0, -1の3値を判定して、判定信号( $X_n$ )を作る3値判定回路(2)と、

前記サンプリング信号( $Y_n$ )から1シンボル遅れた遅延サンプリング信号( $Y_{n-1}$ )を作る第1の遅延手段(3)と、

前記判定信号( $X_n$ )から1シンボル遅れた遅延判定信号( $X_{n-1}$ )を作る第2の遅延手段(4)と、

前記遅延サンプリング信号( $Y_{n-1}$ )と前記判定信号( $X_n$ )との積を演算する第1の掛け算器(5)と、

前記サンプリング信号( $Y_n$ )と前記遅延判定信号( $X_{n-1}$ )との積を演算する第2の掛け算器(6)と、

前記第1と第2の掛け算器(5), (6)から得られた積の差をとってクロックと再生波形の信号点との位相誤差( $Z_n$ )を検出する引き算器(7)と、

この位相誤差( $Z_n$ )を平滑化するループフィルタ(8)と、平滑後の位相誤差( $Z_n$ )で発振周波数が制御される電圧制御発振器(9)と、

前記サンプリング信号( $Y_n$ )と、1シンボル遅れた遅延サンプリング信号( $Y_{n-1}$ )の0レベルを監視し、両者が同時に0レベルになった時は前記ループフィルタ(8)への入力信号を遮断し、前記電圧制御発振器(9)を自走させる0レベル監視回路(10)とを備えることを特徴とする磁気ディスク装置のクロック再生回路。

【請求項2】 前記0レベル監視回路(10)が、前記サンプリング信号( $Y_n$ )と前記遅延サンプリング信号( $Y_{n-1}$ )の絶対値の総和をとって閾値と比較し、総和が閾値を越えない場合をもって、両者が0レベルになったと判定することを特徴とする請求項1に記載の磁気ディスク装置のクロック再生回路。

【請求項3】 前記0レベル監視回路(10)が、前記サンプリング信号( $Y_n$ )と前記遅延サンプリング信号( $Y_{n-1}$ )をそれぞれ閾値と比較し、共に越えない場合をもって、両者が0レベルになったと判定することを特徴とする請求項1に記載の磁気ディスク装置のクロック再生回路。

【請求項4】 前記閾値が、サンプリングする前の再生信号を全波整流して得られた平均振幅を分圧して得られたものであることを特徴とする請求項2に記載の磁気ディスク装置のクロック再生回路。

【請求項5】 前記0レベル監視回路(10)が、前記サンプリング信号( $Y_n$ )の絶対値を積算して閾値と比較し、積算値が閾値を越えない場合をもって、両者が0レベルになったと判定することを特徴とする請求項1に記載の磁気ディスク装置のクロック再生回路。

2

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は磁気ディスク装置のクロック再生回路に関し、特に、ゾーンビット記録方式を採用した磁気ディスク装置において、クロック信号の擬似引き込みを防止することができる磁気ディスク装置のクロック再生回路に関する。近年、磁気ディスク装置は装置の小型化、大容量化を達成するために記録密度が高くなり、再生信号の符号間干渉が大きくなっている。このため、最近では、符号間干渉を利用したパーシャルレスボンス方式の磁気ディスクが実用化されている。このパーシャルレスボンス方式の磁気ディスク装置では、再生波形の信号点（アイパターンが目最も開く時刻）から判定点（サンプリング点）がずれると、急速に誤り率が悪くなる。従って、信号点と判定点とのタイミング誤差を小さくするために、サンプリングした読み出し信号から直接クロックを再生する方法がとられおり、この磁気ディスク装置のクロック再生回路のクロック信号の引き込みの信頼性を向上させることが望まれている。

## 【0002】

【従来の技術】 図6は従来の磁気ディスク装置のクロック再生回路60の構成を示すものである。データが記録された磁気ディスクDからヘッドHにより読み出された再生信号は、アンプAPによって増幅され、パーシャル等化回路PEによってパーシャル等化され、等化再生信号EQとなってサンプルホルダ61に入力される。

【0003】 サンプルホルダ61では、パーシャル等化された再生信号EQからサンプリング信号 $Y_n$ が作られる。このサンプリング信号 $Y_n$ は、3値判定回路62、第1の遅延素子63、およびデータ再生部70に入力される。3値判定回路62ではサンプリング信号 $Y_n$ の+1, 0, -1の3値が判定され、判定信号 $X_n$ が作られ、これが第1の掛け算器65と、第2の遅延素子64に入力される。そして、第1の遅延素子63では、入力されたサンプリング信号 $Y_n$ から1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ が作られ、第2の遅延素子64では、判定信号 $X_n$ から1シンボル遅れた遅延判定信号 $X_{n-1}$ が作られる。

【0004】 遅延サンプリング信号 $Y_{n-1}$ と判定信号 $X_n$ とは第1の掛け算器65に入力され、ここで両者の積が演算される。また、サンプリング信号 $Y_n$ と遅延判定信号 $X_{n-1}$ とは第2の掛け算器66に入力され、ここで両者の積が演算される。第1と第2の掛け算器65, 66から得られた積は引き算器67に入力され、ここで両者の差分が演算された後にその差分が積算されてクロックと再生波形の信号点との位相誤差 $Z_n$ が検出される。この位相誤差 $Z_n$ は以下の式で表され、これについては論文「Timing recovery in digital synchronous receivers」(IEEE TRANSACTION COMMUNICATIONS, VOL. COM-24, No. 5, May 19, P516-P531)に記載がある。

3

## 【0005】

$$Z_n = -(Y_{n-1} \times X_n) + (Y_n \times X_{n-1}) \quad \dots \textcircled{1}$$

この位相誤差  $Z_n$  はループフィルタ 68 において平滑化され、平滑後の位相誤差  $Z_n$  により電圧制御発振器 69 の発振周波数が制御されてクロック出力が得られる。得られたクロック信号はサンプルホルダ 61 にフィードバックされ、サンプルホルダ 61 におけるサンプリングがこのクロック信号により行われる。また、このクロック信号はサンプリング信号  $Y_n$  からデータを再生するデータ再生部（例えば、最尤検出によりデータを再生するデータ再生部）70 に入力され、データの再生に使用される。

【0006】このクロックの引き込みを速くするため、従来はデータのプリアンプル部に、

+1, +1, -1, -1, +1, +1, -1, -1, ……

の繰り返しパターンをトレーニング信号として書き込み、プリアンプル部からクロック信号を再生するアクジッション時に、クロックを再生していた。また、ディスク上のデータの記録密度を増大させるために、ゾーンビ

ット方式でデータをディスク D 上に記録していた。

【0007】図 7(a) は従来のゾーンビット記録方式の磁気ディスク装置におけるディスク D の内周部の記録トラック  $T_{in}$  と外周部の記録トラック  $T_{out}$  の記録ユニット U の分布状態を示すものである。ゾーンビット記録方式では、この図 7(a) に示すように、内周部の記録トラック  $T_{in}$  から外周部の記録トラック  $T_{out}$  まで、磁気記録の面密度が一定になっており、外周部の記録トラック  $T_{out}$  に最も多くの記録ユニット U がある。図 7(b) は (a) に示された各記録ユニット U の記録データのフォーマットを示すものであり、各記録ユニット U には、トレーニング信号の書かれたプリアンプル部と、データが記録されるデータ部とがある。

【0008】図 8(a) は図 7(b) のプリアンプル部に書かれたトレーニング信号の外周トラック  $T_{out}$  における読み出し波形を示す波形図であり、図 8(b) は図 7(b) のプリアンプル部に書かれたトレーニング信号の内周トラック  $T_{in}$  における読み出し波形を示す波形図である。例えば、図 7(a) において、外周トラック  $T_{out}$  にある記録ユニット U の数が、内周トラック  $T_{in}$  にある記録ユニット U の数の 2 倍であった場合について考えてみると、トレーニング信号の外周トラック  $T_{out}$  における読み出し波形の周波数は、内周トラック  $T_{in}$  における読み出し波形の周波数の 2 倍になる。

【0009】そして、図 8(a), (b) において、●で示す点が正常なクロック引き込みの信号点であるとし、□で示す点が擬似的なクロック引き込みの信号点であるとすると、図 8(c) に示すように、外周トラック  $T_{out}$  における正常なクロック引き込みの周波数が  $4f$  になり、その擬似クロック引き込み周波数は  $2f$  になり、内周トラ

4

ック  $T_{in}$  における正常なクロック引き込みの周波数が  $2f$  になり、その擬似クロック引き込み周波数が  $f$  になる。

## 【0010】

【発明が解決しようとする課題】しかしながら、この従来のゾーンビット記録方式の磁気ディスク装置のクロック再生回路では、図 8(c) に示したように、外周トラック  $T_{out}$  における擬似クロック引き込み周波数  $2f$  と、内周トラック  $T_{in}$  における正常なクロック引き込みの周波数  $2f$  とが一致するので、外周トラック  $T_{out}$  のプリアンプル部からの信号によってクロックを再生する時（アクジッション時）に、周波数  $2f$  の点で擬似引き込みが発生し、正常なクロック再生が行われなくなるという問題点があった。

【0011】この擬似引き込みの原因は、従来の位相誤差  $Z_n$  を検出している前述の①式においては、サンプリングした再生信号  $Y_n, Y_{n-1}$  が共に 0 レベルであっても、位相誤差  $Z_n$  がなくなったように見えるからである。そこで、本発明は、前記従来の磁気ディスク装置のクロック再生回路における課題を解消し、サンプリングした再生信号  $Y_n$  のレベルを監視し、 $Y_n, Y_{n-1}$  が共に 0 レベルになった場合は、クロック引き込みを起こさないようにすることにより、擬似引き込みが発生せず、正確なクロック再生を行うことができる磁気ディスク装置のクロック再生回路を提供することを目的とする。

## 【0012】

【課題を解決するための手段】前記目的を達成する本発明の磁気ディスク装置の構成が図 1 に示される。この図に示すように本発明は、ゾーンビット記録方式でデータが記録された磁気ディスクから読み出された再生信号をサンプリングし、このサンプリング再生信号からデータおよびクロックを再生する磁気ディスク装置のクロック再生回路であって、再生信号からサンプリング信号  $Y_n$  を作るサンプルホルダ 1 と、前記サンプリング再生信号  $Y_n$  の +1, 0, -1 の 3 値を判定して、判定信号  $X_n$  を作る 3 値判定回路 2 と、前記サンプリング信号  $Y_n$  から 1 シンボル遅れた遅延サンプリング信号  $Y_{n-1}$  を作る第 1 の遅延手段 3 と、前記判定信号  $X_n$  から 1 シンボル遅れた遅延判定信号  $X_{n-1}$  を作る第 2 の遅延手段 4 と、前記遅延サンプリング信号  $Y_{n-1}$  と前記判定信号  $X_n$  との積を演算する第 1 の掛け算器 5 と、前記サンプリング信号  $Y_n$  と前記遅延判定信号  $X_{n-1}$  との積を演算する第 2 の掛け算器 6 と、前記第 1 と第 2 の掛け算器 5, 6 から得られた積の差をとってクロックと再生波形の信号点との位相誤差  $Z_n$  を検出する引き算器 7 と、この位相誤差  $Z_n$  を平滑化するループフィルタ 8 と、平滑後の位相誤差  $Z_n$  で発振周波数が制御される電圧制御発振器 9 と、前記サンプリング信号  $Y_n$  と、1 シンボル遅れた遅延サンプリング信号  $Y_{n-1}$  の 0 レベルを監視し、両者が同時に 0 レベルになった時は前記ループフィルタ 8 への

5

入力信号を遮断し、前記電圧制御発振器9を自走させる0レベル監視回路10とを備えることを特徴としている。

#### 【0013】

【作用】本発明の磁気ディスク装置のクロック再生回路によれば、ディスクからの再生信号のサンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが常に監視され、両者が共に0レベルに近づこうとすると、クロック再生系のループが切られる。すると、電圧制御発振器が自走し、その発振周波数が正規のクロック周波数に近づくと、サンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが0レベルにならなくなるので、系のループがつながり、クロックの引き込みが行われる。この結果、擬似引き込みによってクロックが再生される恐れがなくなる。

#### 【0014】

【実施例】以下添付図面を用いて本発明の実施例を詳細に説明する。図2はゾーンビット記録方式を採用した磁気ディスク装置における本発明の第1の実施例のクロック再生回路20の構成を示すブロック回路図であり、図6で説明した従来の磁気ディスク装置のクロック再生回路60のパーシャル等化回路PE以降の構成が示されている。そして、図6で説明した従来の磁気ディスク装置のクロック再生回路60と同じ構成部材には同じ符号が付されている。

【0015】この第1の実施例においても、図示しないパーシャル等化回路PEによってパーシャル等化され、サンプルホルダ61に入力された等化再生信号EQにより、サンプルホルダ61ではサンプリング信号 $Y_n$ が作られ、3値判定回路62、第1の遅延素子63、およびデータ再生部70に入力される。3値判定回路62ではサンプリング信号 $Y_n$ の+1、0、-1の3値が判定され、判定信号 $X_n$ が作られ、これが第1の掛け算器65と、第2の遅延素子64に入力される。そして、第1の遅延素子63では、入力されたサンプリング信号 $Y_n$ から1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ が作られ、第2の遅延素子64では、判定信号 $X_n$ から1シンボル遅れた遅延判定信号 $X_{n-1}$ が作られる。この後、遅延サンプリング信号 $Y_{n-1}$ と判定信号 $X_n$ とは第1の掛け算器65に入力されてその積が演算され、サンプリング信号 $Y_n$ と遅延判定信号 $X_{n-1}$ とは第2の掛け算器66に入力されてその積が演算される。第1と第2の掛け算器65、66から得られた積は引き算器67に入力され、ここで両者の差分が演算された後にその差分が積算されて、従来例同様にクロックと再生波形の信号点との位相誤差 $Z_n$ が検出される。

【0016】引き算器67で検出された位相誤差 $Z_n$ は、この実施例では常閉状態の開閉スイッチ80を介してループフィルタ68に入力されて平滑化され、平滑後の位相誤差 $Z_n$ により電圧制御発振器69の発振周波数が制御されてクロック出力が得られる。得られたクロッ

6

ク信号はサンプルホルダ61にフィードバックされ、サンプルホルダ61におけるサンプリングがこのクロック信号により行われる。また、このクロック信号はサンプリング信号 $Y_n$ からデータを再生するデータ再生部（例えば、最尤検出によりデータを再生するデータ再生部）70に入力され、データの再生に使用されることも従来例同様である。

【0017】以上のように構成された磁気ディスク装置のクロック再生回路20において、この実施例ではサンプリング信号 $Y_n$ と、1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ の0レベルを監視する0レベル監視回路10が設けられている。この第1の実施例の0レベル監視回路10は、サンプルホルダ61で作られたサンプリング信号 $Y_n$ の絶対値をとる絶対値回路21と、第1の遅延素子63で作られた遅延サンプリング信号 $Y_{n-1}$ （サンプリング信号 $Y_n$ から1シンボル遅れた信号）の絶対値をとる絶対値回路22と、作られた2つの絶対値信号の総和を演算する加算器23、およびこの加算値を閾値と比較し、加算値が閾値を越えない場合をもって、両者が0レベルになったと判定する比較器24とから構成される。

【0018】そして、この比較器24により、両者が同時に0レベルになったと判定された時は、0レベル監視回路10により引き算器67とループフィルタ68との間に設けられた開閉スイッチ80が開かれる。この結果、引き算器67で検出された位相誤差 $Z_n$ のループフィルタ68への入力遮断され、電圧制御発振器69が自走し、擬似引き込みによってクロックが再生される恐れがなくなる。そして、その発振周波数が正規のクロック周波数に近づくと、サンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが0レベルにならなくなるので、0レベル監視回路10によって開閉スイッチ80が閉じられ、系のループがつながってクロックの引き込みが行われる。

【0019】図3はゾーンビット記録方式を採用した磁気ディスク装置における本発明の第2の実施例のクロック再生回路30の構成を示すブロック回路図であり、図2で説明した本発明の第1の実施例の磁気ディスク装置のクロック再生回路20とは、0レベル監視回路10の構成が異なるのみである。よって、図2で説明した第1の実施例の磁気ディスク装置のクロック再生回路20と同じ構成部材には同じ符号を付してその説明を省略する。

【0020】この第2の実施例においても、サンプリング信号 $Y_n$ と、1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ の0レベルを監視する0レベル監視回路10が設けられている。この第2の実施例の0レベル監視回路10は、サンプルホルダ61で作られたサンプリング信号 $Y_n$ を閾値と比較し、サンプリング信号 $Y_n$ の値が閾値を越えない場合にハイレベル“H”の信号を出力する第

7

1の比較器31と、第1の遅延素子63で作られた遅延サンプリング信号 $Y_{n-1}$ を同じ閾値と比較し、サンプリング信号 $Y_{n-1}$ の値が閾値を越えない場合にハイレベル“H”の信号を出力する第2の比較器32、および第1の比較器31と第2の比較器32からの出力信号の論理積を演算するAND回路33とから構成される。

【0021】そして、このAND回路33により、第1の比較器31と第2の比較器32からの出力信号が同時に0レベルになったと判定された時は、0レベル監視回路10により引き算器67とループフィルタ68との間に設けられた開閉スイッチ80が開かれる。この結果、引き算器67で検出された位相誤差 $Z_n$ のループフィルタ68への入力遮断され、電圧制御発振器69が自走し、擬似引き込みによってクロックが再生される恐れがなくなる。そして、その発振周波数が正規のクロック周波数に近づく、サンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが0レベルにならなくなるので、0レベル監視回路10によって開閉スイッチ80が閉じられ、系のループがつながってクロックの引き込みが行われる。

【0022】図4はゾーンビット記録方式を採用した磁気ディスク装置における本発明の第3の実施例のクロック再生回路40の構成を示すブロック回路図であり、図2で説明した本発明の第1の実施例の磁気ディスク装置のクロック再生回路20とは、0レベル監視回路10の構成が異なるのみである。よって、図2で説明した第1の実施例の磁気ディスク装置のクロック再生回路20と同じ構成部材には同じ符号を付してその説明を省略する。

【0023】この第3の実施例においても、サンプリング信号 $Y_n$ と、1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ の0レベルを監視する0レベル監視回路10が設けられている。この第3の実施例の0レベル監視回路10には、第1の実施例と同様に、サンプリング信号 $Y_n$ の絶対値をとる絶対値回路21と、遅延サンプリング信号 $Y_{n-1}$ の絶対値をとる絶対値回路22と、作られた2つの絶対値信号の総和を演算する加算器23、およびこの加算値を閾値と比較し、加算値が閾値を越えない場合をもって、両者が0レベルになったと判定する比較器24がある。そして、この第3の実施例では、比較器24

【0024】そして、第1の実施例と同様に、この比較器24によりサンプリング信号 $Y_n$ と遅延サンプリング信号 $Y_{n-1}$ が同時に0レベルになったと判定された時は、0レベル監視回路10により引き算器67とループフィルタ68との間に設けられた開閉スイッチ80が開

8

かれ、電圧制御発振器69が自走して擬似引き込みによってクロックが再生される恐れがなくなる。そして、その発振周波数が正規のクロック周波数に近づく、サンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが0レベルにならなくなるので、0レベル監視回路10によって開閉スイッチ80が閉じられ、系のループがつながってクロックの引き込みが行われる。

【0025】図5はゾーンビット記録方式を採用した磁気ディスク装置における本発明の第4のクロック再生回路50の実施例の構成を示すブロック回路図であり、図2で説明した本発明の第1の実施例の磁気ディスク装置のクロック再生回路20とは、0レベル監視回路10の構成が異なるのみである。よって、図2で説明した第1の実施例の磁気ディスク装置のクロック再生回路20と同じ構成部材には同じ符号を付してその説明を省略する。

【0026】この第4の実施例においても、サンプリング信号 $Y_n$ と、1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ の0レベルを監視する0レベル監視回路10が設けられている。この第4の実施例の0レベル監視回路10には、サンプリング信号 $Y_n$ の絶対値をとる絶対値回路51と、この絶対値回路51の出力を積算する積算器52と、この積算値を閾値と比較し、積算値が閾値を越えない場合をもって、両者が0レベルになったと判定する比較器53がある。第1の実施例と異なり、この第4の実施例では、サンプリング信号 $Y_n$ だけの0レベルを監視しているが、これは、サンプリング信号 $Y_n$ と1シンボル遅れた遅延サンプリング信号 $Y_{n-1}$ の0レベルが共に0である時は、この積算器52の積算値も0になることによるものである。

【0027】そして、第1の実施例と同様に、この比較器24によりサンプリング信号 $Y_n$ と遅延サンプリング信号 $Y_{n-1}$ が同時に0レベルになったと判定された時は、0レベル監視回路10により引き算器67とループフィルタ68との間に設けられた開閉スイッチ80が開かれ、電圧制御発振器69が自走して擬似引き込みによってクロックが再生される恐れがなくなる。そして、その発振周波数が正規のクロック周波数に近づく、サンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが0レベルにならなくなるので、0レベル監視回路10によって開閉スイッチ80が閉じられ、系のループがつながってクロックの引き込みが行われる。

【0028】以上説明したように本発明では、サンプリング信号 $Y_n$ とその遅延信号 $Y_{n-1}$ のレベルが共に0レベルになったことが検出された時は、ループフィルタ68の入力が遮断されるので、擬似引き込みによってクロックが再生される恐れがない。また、外部から擬似引き込みを禁止するような制御回路が必要ないので、回路規模が小さくなる。

【0029】

10

20

30

40

50

9

【発明の効果】以上説明したように、本発明によれば、サンプリングした再生信号のレベルを監視し、サンプリング信号とその遅延信号のレベルが共に 0 レベルになった場合は、クロック再生系の回路を遮断することにより、クロックの擬似引き込みが発生せず、正確なクロック再生を行うことができるという効果がある。

【図面の簡単な説明】

【図 1】本発明の磁気ディスク装置のクロック再生回路の構成を示す原理構成図である。

【図 2】本発明の磁気ディスク装置のクロック再生回路の第 1 の実施例の構成を示すブロック回路図である。

【図 3】本発明の磁気ディスク装置のクロック再生回路の第 2 の実施例の構成を示すブロック回路図である。

【図 4】本発明の磁気ディスク装置のクロック再生回路の第 3 の実施例の構成を示すブロック回路図である。

【図 5】本発明の磁気ディスク装置のクロック再生回路の第 4 の実施例の構成を示すブロック回路図である。

【図 6】従来の磁気ディスク装置のクロック再生回路の一例の構成を示すブロック回路図である。

【図 7】(a) はゾーンビット記録方式の磁気ディスク装置におけるディスク内周部とディスク外周部の記録トラック内の記録ユニットの分布状態を示す説明図であり、(b) は各記録ユニットにおける記録データのフォーマットを示す説明図である。

【図 8】(a) は図 7 (b) のプリアンプル部に書かれたトレーニング信号の外周部における読み出し波形を示す波

10

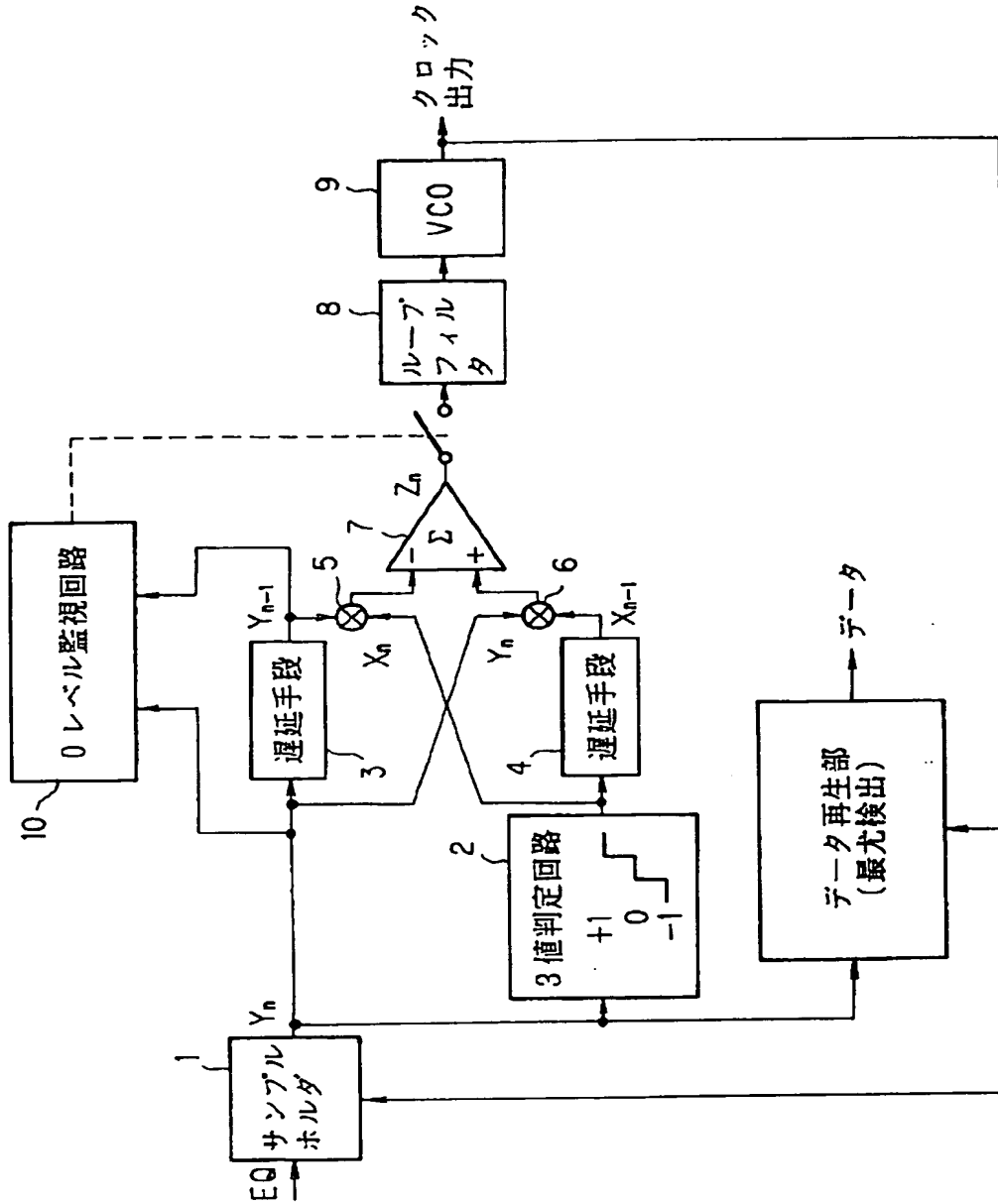
形図、(b) は図 7 (b) のプリアンプル部に書かれたトレーニング信号の内周部における読み出し波形を示す波形図、(c) は(a), (b) のトレーニング信号によるクロック引き込み周波数と擬似引き込み周波数の関係を説明する図である。

【符号の説明】

- 1, 6 1…サンプルホルダ
- 2, 6 2…3 値判定回路
- 3, 6 3…第 1 の遅延素子
- 4, 6 4…第 2 の遅延素子
- 5, 6 5…第 1 の掛け算器
- 6, 6 6…第 2 の掛け算器
- 7, 6 7…引き算器
- 8, 6 8…ループフィルタ
- 9, 6 9…電圧制御発振器
- 10…0 レベル監視回路
- 2 1, 2 2, 5 1…絶対値回路
- 2 3…加算器
- 2 4, 3 1, 3 2, 5 3…比較器
- 3 3…AND 回路
- 4 1…全波整流回路
- 4 2…感度調整回路
- 5 2…積算器
- 7 0…データ再生部
- 8 0…開閉スイッチ

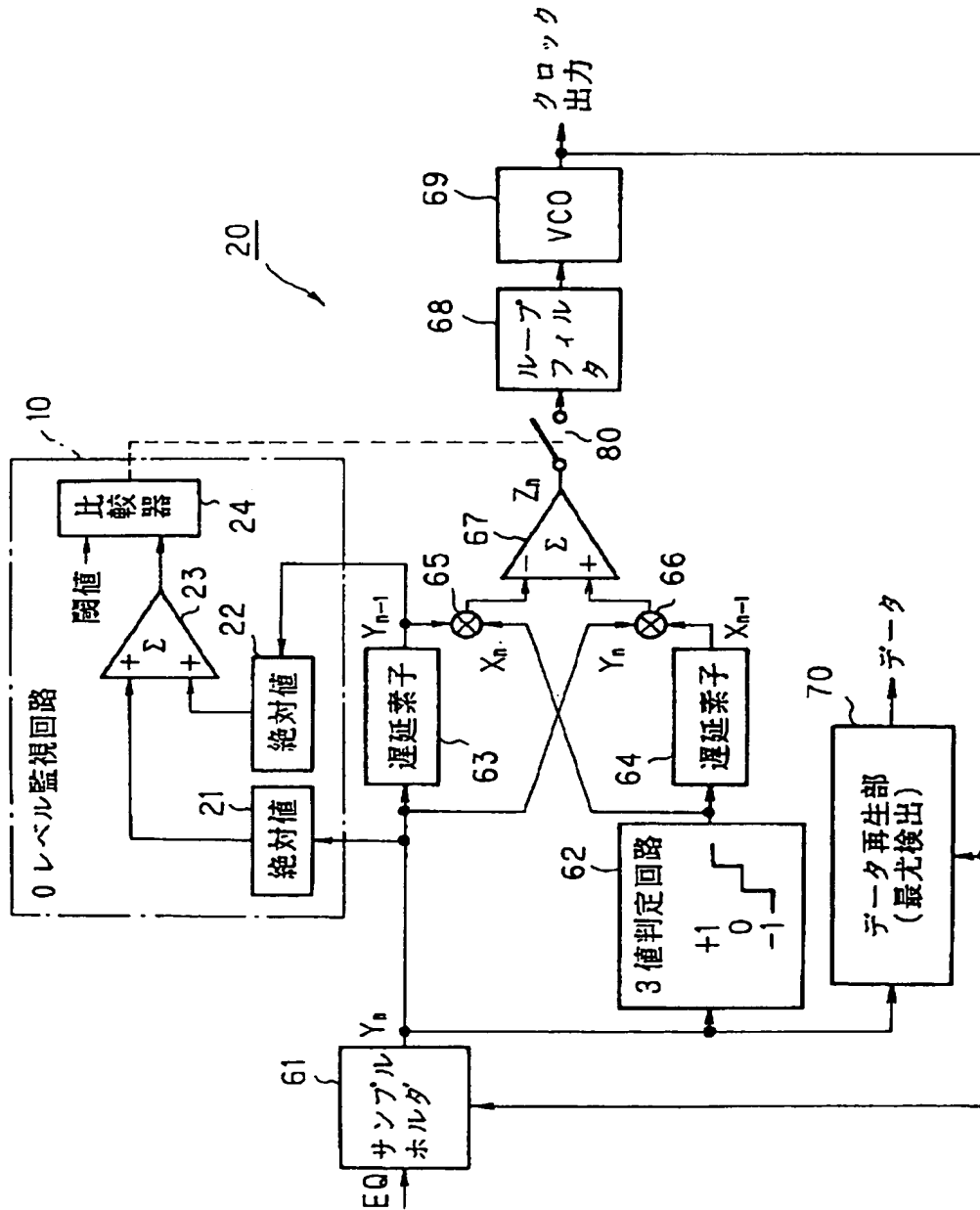
【図1】

本発明の原理図



【図2】

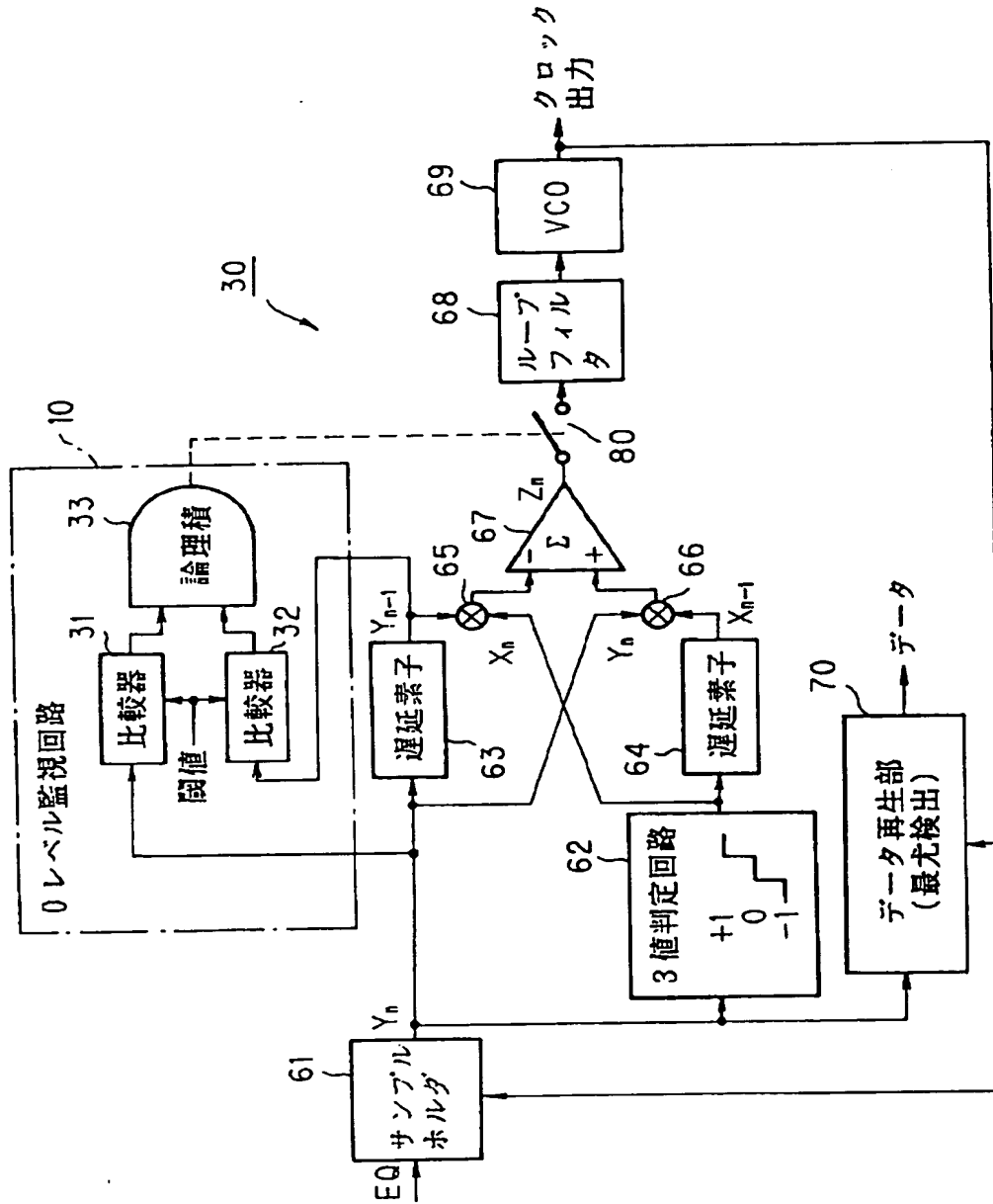
## 本発明の第1の実施例



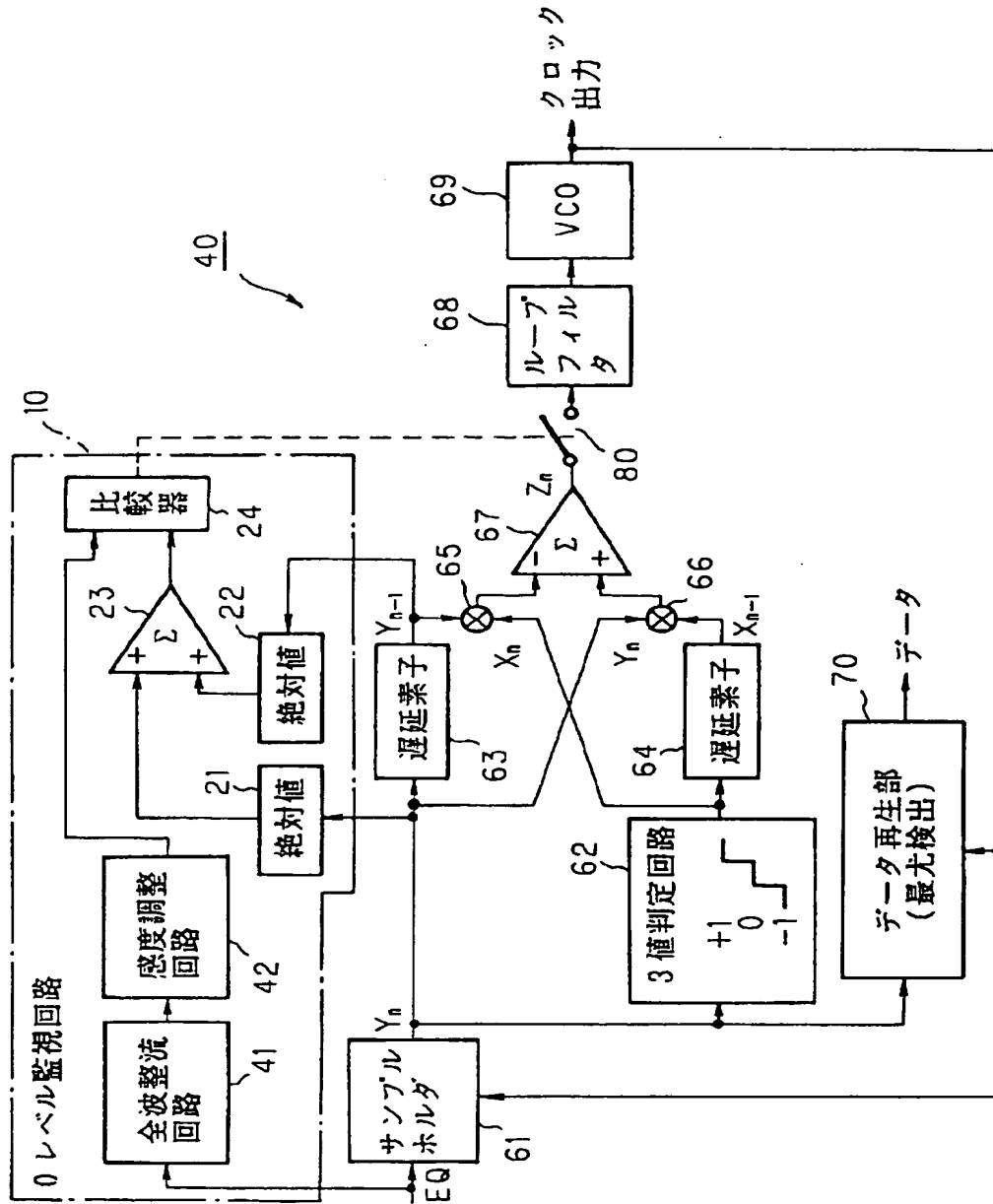


【図3】

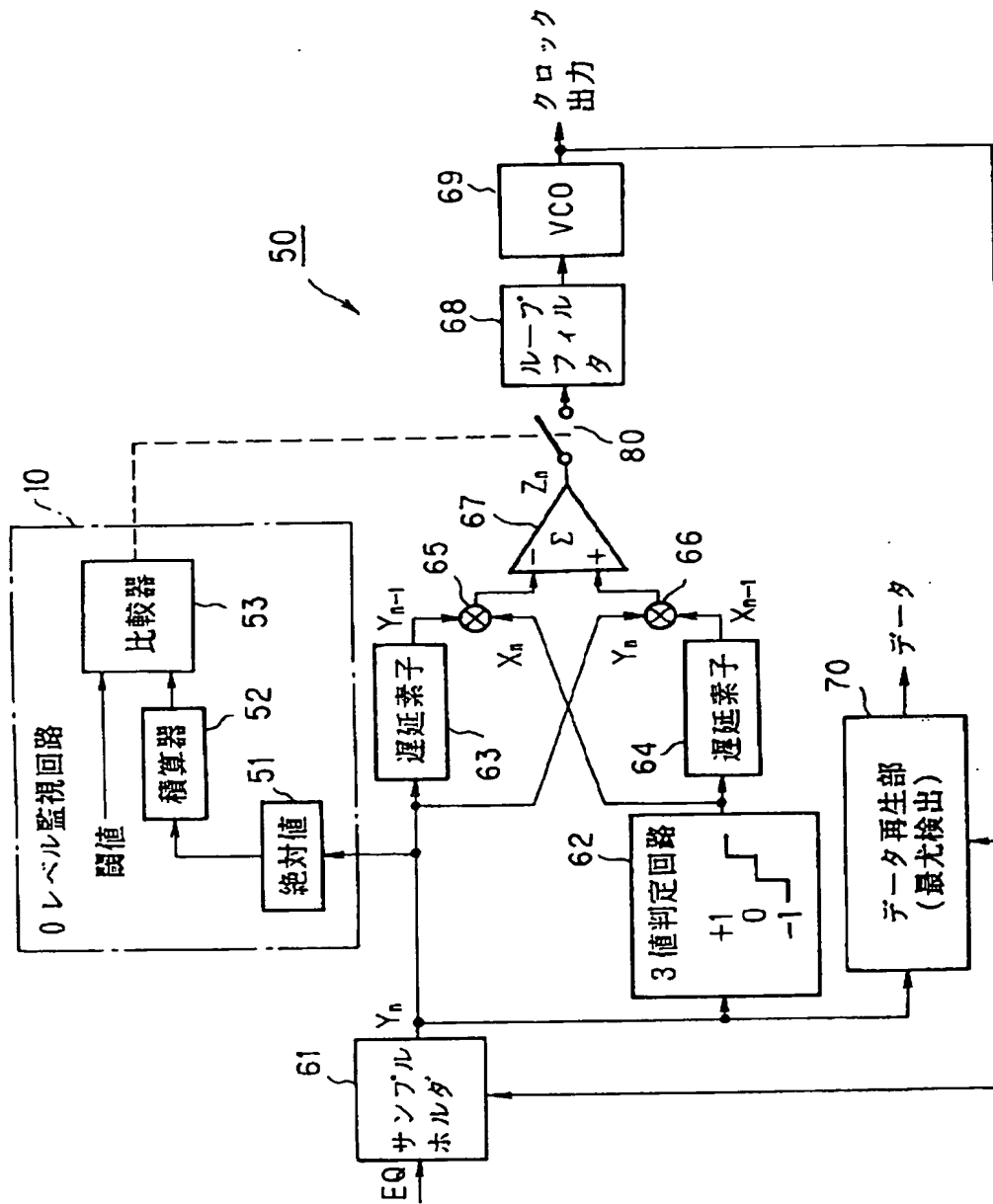
## 本発明の第2の実施例



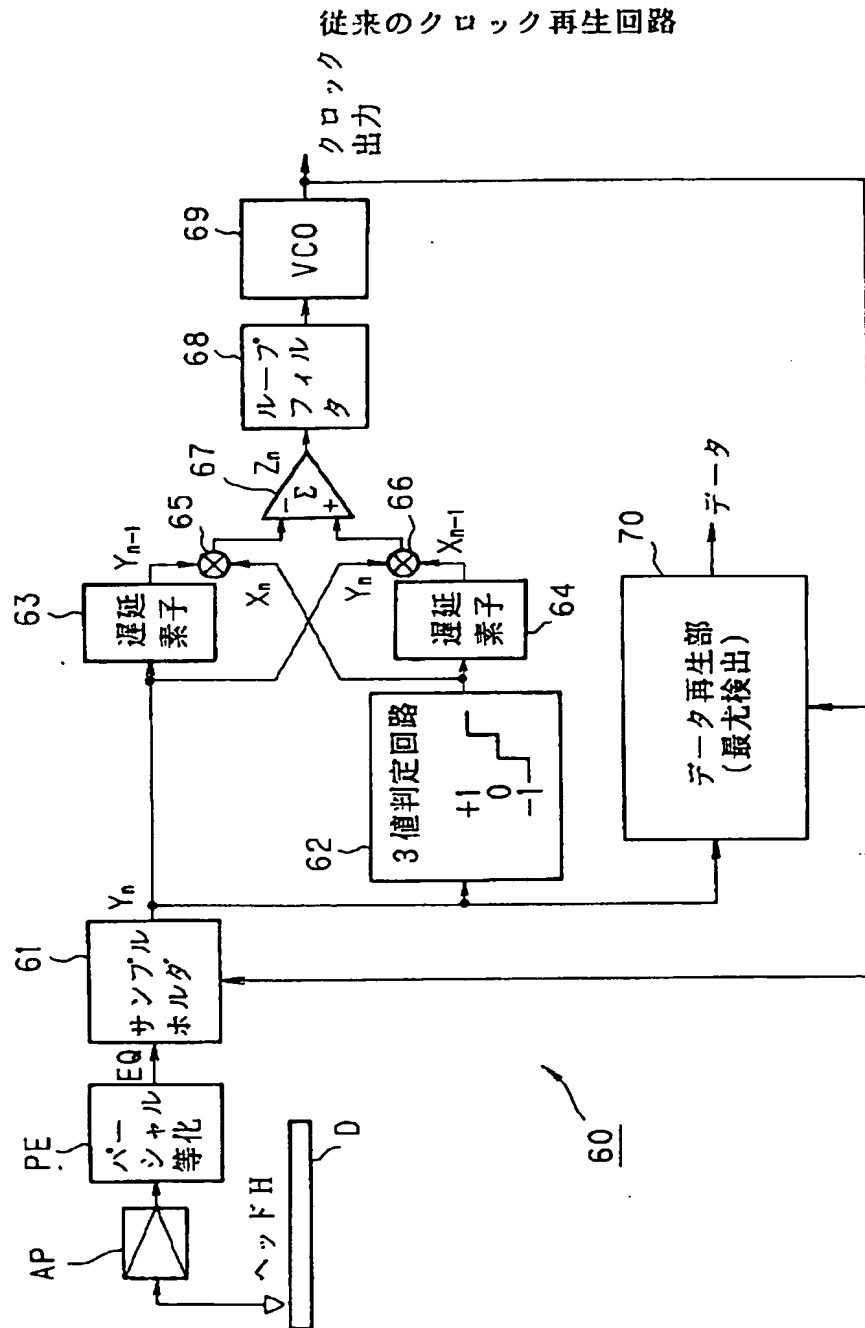
### 本発明の第 3 の実施例



## 本発明の第 4 の実施例



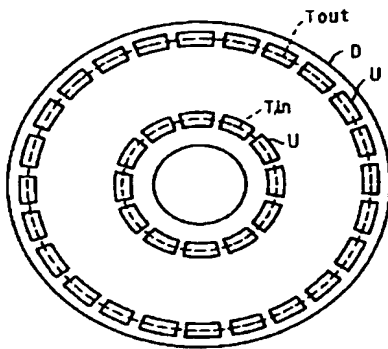
【図6】



【図 7】

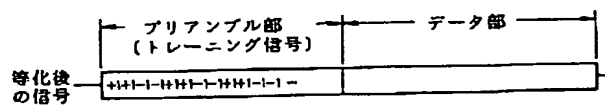
( a )

ゾーンビット記録を示す図



( b )

記録データのフォーマット



【図 8】

トレーニング信号の読み出し波形とクロック引込周波数

